

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

THIS PAGE BLANK (USPTO)

(19)



Eur päisches Patentamt
European Patent Office
Office européen d s brevets

(11) Veröffentlichungsnummer:

0 073 929
A2

(12)

EUROPÄISCHE PATENTANMELDUNG

(21) Anmeldenummer: 82107010.9

(51) Int. Cl.³: **H 03 C 1/54**
H 03 D 7/14, H 03 D 3/22
H 03 G 1/00

(22) Anmeldetag: 03.08.82

(30) Priorität: 03.09.81 DE 3134936

(43) Veröffentlichungstag der Anmeldung:
16.03.83 Patentblatt 83/11

(84) Benannte Vertragsstaaten:
DE FR GB IT

(71) Anmelder: **SIEMENS AKTIENGESELLSCHAFT**
Berlin und München Wittelsbacherplatz 2
D-8000 München 2(DE)

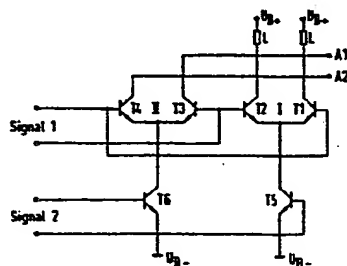
(72) Erfinder: Kriedt, Hans, Ing. grad.
Triester Strasse 33
D-8000 München 80(DE)

(72) Erfinder: Dietze, Andreas, Dipl.-Ing.
Teufelsgrabenweg 4
D-8155 Valley/Grub(DE)

(84) Integrierbare signalverarbeitende Halbleiterschaltung.

(67) Die Erfindung geht von einem Stand der Technik aus, wie er in "Siemens Integrierte Schaltungen für die Unterhaltungselektronik, Datenbuch 1980/81" auf. S. 294 und 295 dargestellt ist. Das Ziel der Erfindung ist ein FM-Koinzidenzdemodulator für kleine Versorgungsspannungen von etwa 1 Volt, die eine gute Stabilität sowie ein gutes $((S+N)/S)$ -Verhältnis aufweist. Schaltungsmäßig hat die erfindungsgemäße Schaltung des FM-Koinzidenzdemodulators eine aus zwei miteinander verkoppelten Differenzverstärkern I, II bestehende Mischstufe auf, die unter Vermittlung von vier Stromspiegelverstärkern S1 - S4 durch zwei weitere Differenzverstärker III und IV gesteuert sind. Dabei ist es günstig wenn die die Mischstufe I, II bildenden Transistoren komplementär zu den die beiden anderen Differenzverstärker bildenden Transistoren bezüglich ihres Leitungstyps ausgebildet sind.

FIG 1



EP 0 073 929 A2

Siemens Aktiengesellschaft
Berlin und München

Unser Zeichen
VPA 81 P 1123 E

Integrierbare signalverarbeitende Halbleiterschaltung

Die Erfindung betrifft eine integrierbare signalverarbeitende Halbleiterschaltung, bei der vier einander
5 gleiche Transistoren paarweise über ihre Stromeingangselektroden unter Entstehung eines ersten und eines zweiten Differenzverstärkers zusammengefaßt sind, bei der dabei vom ersten Differenzverstärker und vom zweiten Differenzverstärker je ein Transistor über die Steuer-
10 elektroden miteinander verbunden und durch ein erstes Signal beaufschlagt ist, während die ebenfalls miteinander verbundenen Steuerelektroden der beiden anderen Transistoren durch ein z.B. zum ersten Signal gegenphasiges Signal gesteuert sind, bei der außerdem die
15 vier Transistoren der beiden Differenzverstärker über ihre Stromausgangselektroden paarweise derart zusammengefaßt und an je eine der beiden Signalausgangsklemmen gelegt sind, daß die zwei an jeweils der gleichen Signalausgangsklemme liegenden Transistoren lediglich über
20 ihre Stromausgangselektroden in unmittelbarer Verbindung miteinander stehen, und bei der schließlich die Stromeingangselektroden der Transistoren des ersten Differenzverstärkers über die stromführende Strecke eines fünften Transistors sowie die Stromeingangselektroden der Transistoren des zweiten Differenzverstärkers
25 über die stromführende Strecke eines sechsten Transistors an das Bezugspotential der Schaltung und die Stromausgangselektroden der an den beiden Ausgangsklemmen liegenden Transistoren der beiden Differenzverstärker an das andere Versorgungspotential gelegt,
30 die beiden Ausgangsklemmen auf das Bezugspotential der Schaltung bezogen und die Steuerelektroden des fünften und sechsten Transistors mit einem zweiten Differenzsignal beaufschlagt sind.

BAD ORIGINAL



Eine derartige Schaltung ist in "Siemens Integrierte Schaltungen für die Unterhaltungselektronik, Datenbuch 1980/81, S. 294 und 295" dargestellt. Die bekannte Schaltung kann u.a. als Mischstufe, als Koinzidenzdemodulator, 5 als AM-Modulator und -Demodulator sowie als Lautstärkesteller verwendet werden. Sie verlangt jedoch höhere Versorgungsspannungen. Demgegenüber ist gemäß der Erfindung eine für diese und auch weitere Funktionen geeignete Schaltung zu realisieren, welche mit niedrigen, d.h. bei 10 etwa 1 Volt liegenden Versorgungsspannungen betrieben werden kann und dennoch eine gute Stabilität sowie ein gutes $((S + N)/N)$ -Verhältnis (S = Signalamplitude und N = Amplitude des Rauschens) auch bei einem Einsatz von Signalen unterhalb des Begrenzungseinsatzes aufweist. Zusätz- 15 lich soll die erfindungsgemäße Schaltung den Vorteil einer gleichen Laufzeit in beiden Signalwegen zum Mischer bieten, was beim Mischen zweier korrelierter Signale, z.B. für AM- und FM- Demodulation, wichtig ist.

20 Um das Verlangte zu erreichen, wird gemäß der Erfindung eine der eingangs gegebenen Definition entsprechende Halbleiterschaltung derart ausgestaltet, daß die beiden außerhalb des ersten und des zweiten Differenzverstärkers liegenden Transistoren durch den Ausgangstransistor je eines 25 Stromspiegelverstärkers gegeben und außerdem noch zwei weitere Stromspiegel und zwei weiteren Differenzverstärker vorgesehen sind, daß dabei je einer der beiden Ausgänge des dritten Differenzverstärkers zur Steuerung je eines der beiden mit den Stromeingangselektroden der Transistoren des ersten und des zweiten Differenzverstärkers ver- 30 bundenen Stromspiegelverstärker dient, während die restlichen beiden Stromspiegelverstärker durch je einen der beiden Ausgänge des vierten Differenzverstärkers gesteuert sind und ihrerseits mit ihrem Ausgang an die Steuer- 35 elektrode je eines der beiden Transistoren des ersten Differenzverstärkers gelegt und die Steuerelektroden der beiden Transistoren des ersten Differenzverstärkers über je



ein Lastelement an das - nicht als Bezugspotential verwendete - andere Versorgungspotential der Schaltung gelegt sind.

5 Die Erfindung wird nun anhand der Zeichnungen näher beschrieben. Dabei ist in Figur 1 der Stand der Technik und in Figur 2 ein der Erfindung entsprechendes Blockschaltbild und in Figur 3 eine auf dieses Blockschaltbild bezogene weitere Ausgestaltung am Beispiel eines FM-Demo-
10 dulators dargestellt. In den Figuren 4 bis 6 sind detaillierte, bevorzugte Ausgestaltungen der erfindungsgemäßen Schaltung gebracht.

Zu bemerken ist dabei, daß bei den in den Figuren gebrachten Ausführungsbeispielen ausschließlich bipolare Transi-
15 storen verwendet sind, bei denen somit die Steuerelektrode durch den Basisanschluß, die Stromeingangselektrode durch den Emitteranschluß und die Stromausgangselektrode durch den Kollektoranschluß gegeben ist. Es können aber auch
20 noch andere Transistortypen, z.B. selbstsperrenden MOS-Feldeffekttransistoren, verwendet werden. Die Stromeingangselektrode ist dann mit dem Sourceanschluß, die Stromausgangselektrode mit dem Drainanschluß und die Steuerelektrode mit dem Gate des Feldeffekttransistors zu iden-
25 tifizieren.

Bei dem in Figur 1 dargestellten und den Ausgangspunkt der Erfindung bildenden Schaltbild hat man zwei emittergekoppelte Differenzverstärker I und II, die unter Verwendung
30 von vier npn-Transistoren T1 bis T4 aufgebaut sind. Die Basisanschlüsse des Transistors T1 des ersten Differenzverstärkers I und die Basis des Transistors T4 des zweiten Differenzverstärkers II sind gemeinsam an einer ersten Signaleingangsklemme und die Basisanschlüsse des Transi-
35 stors T2 des ersten und des Transistors T3 des zweiten Differenzverstärkers gemeinsam an einer zweiten Signaleingangsklemme angeschlossen. Die beiden Signaleingangs-



- klemmen sind gemeinsam durch ein erstes Signal beaufschlagt. Ferner liegt der Kollektor des Transistors T1 und der Kollektor des Transistors T3 einerseits an einer gemeinsamen Klemme A2 für das Ausgangssignal und über
- 5 ein z.B. durch einen Widerstand gegebenes gemeinsames Lastelement L an dem Betriebspotential U_{B+} , das nicht als das Bezugspotential der Schaltung verwendet ist. Ebenso sind die Kollektoren der beiden anderen Transistoren T2 und T4 gemeinsam an eine zweite Klemme A1
- 10 für das Ausgangssignal gelegt und außerdem über ein gemeinsames Lastelement L mit dem soeben genannten Betriebspotential U_{B+} verbunden. Zwei weitere npn-Transistoren T5 und T6 liegen mit ihren Emitttern (ggf. unter Verwendung je eines Widerstandes) an dem Anschluß
- 15 für das als Bezugspotential verwendete Betriebspotential U_{B-} und bilden mit ihren Basiselektroden je eine Anschlußklemme für ein zweites Eingangssignal. Schließlich liegt der Kollektor des npn-Transistors T5 an den Emitttern der beiden Transistoren T1 und T2 des ersten Differenzverstärkers I und der Kollektor des npn-Transistors
- 20 T6 an den Emitttern der Transistoren T3 und T4 des zweiten Differenzverstärkers II.

- Die soeben beschriebene und in Figur 1 dargestellte
- 25 Schaltung gehört zum Stande der Technik. Sie bildet auch einen Bestandteil der in Figur 2 im Blockschaltbild dargestellten erfindungsgemäßen Halbleiterschaltung. Wie aus Fig. 2 ersichtlich besteht der erste Differenzverstärker I aus den beiden npn-Transistoren T1 und T2
- 30 und der zweite Differenzverstärker II aus den beiden npn-Transistoren T3 und T4, wie im Falle der Fig. 1. Die beiden Transistoren des ersten Differenzverstärkers I sind mit ihren Emitttern - eventuell über Widerstände - miteinander verbunden, wobei der Verbindungsmittel-
- 35 punkt außerdem am Ausgang eines ersten Stromspiegelverstärkers S1 liegt. Die beiden Transistoren T3, T4 des zweiten Differenzverstärkers II sind über ihre Emitt-



(eventuell auch über Widerstände) ebenfalls miteinander verbunden und liegen außerdem ebenfalls am Ausgang eines zweiten Stromspiegelverstärkers S2. Beide Stromspiegelverstärker S1 und S2 sowie die noch vorzustellenden Stromspiegelverstärker S3 und S4 liegen an der das Bezugspotential U_{B-} liefernden Versorgungsklemme.

Die Basisanschlüsse des Transistors T1 des ersten Differenzverstärkers I und des Transistors T4 des zweiten Differenzverstärkers II sind miteinander verbunden und liegen über ein gemeinsames Lastglied L^* (z.B. einem Widerstand) an der das andere Versorgungspotential U_{B+} liefernden Versorgungsklemme sowie am Ausgang eines dritten Stromspiegelverstärkers S3. Die Basisanschlüsse der beiden anderen Transistoren T2 und T3 der beiden Differenzverstärker I und II sind ebenfalls miteinander verbunden und liegen über ein weiteres Lastglied L^* an dem anderen Versorgungspotential U_{B+} sowie am Ausgang eines vierten Stromspiegelverstärkers S4. Die vier Stromspiegelverstärker S1 bis S4 bestehen in bekannter Weise aus Transistoren vom Typ der Transistoren der beiden Differenzverstärker I und II, d.h. also im Beispielsfalle aus npn-Transistoren vom Bipolartyp. Gewöhnlich wird eine Schaltung angewendet, wie Sie in Figur 4 dargestellt ist.

Der Kollektor des Transistors T2 des ersten Differenzverstärkers I (der seinerseits über seine Basis mit dem Transistor T3 des zweiten Differenzverstärkers II verbunden ist) und der Kollektor des Transistors T4 des zweiten Differenzverstärkers II (der seinerseits über seine Basis mit dem Transistor T1 des ersten Differenzverstärkers verbunden ist) sind miteinander verbunden und liegen über ein Lastelement L an der das andere Versorgungspotential U_{B+} liegenden Versorgungsklemme. Die Kollektoren der beiden übrigen Transistoren T1 und T3 sind ebenfalls miteinander verbunden und liegen über ein weiteres Lastelement ebenfalls an der soeben genannten Versorgungsklemme U_{B+} . Die Verbin-

dungspunkte zwischen den Kollektorenpaaren und den Last-
elementen bilden, ebenso wie bei der Schaltung gemäß
Figur 1, auch hier die beiden Ausgangsklemmen A1 und A2.
Bevorzugt erscheint das auszuwertende Ausgangssignal
5 zwischen den beiden Klemmen A 1 und A2. Es kann aber
auch von Bedeutung sein, das zwischen der Klemme A1 bzw.
der Klemme A2 einerseits und der das Bezugspotential lie-
fernden Klemme U_B jeweils auftretende Signal als je ein
Ausgangssignal der Schaltung zu verwenden.

10 Ein in üblicher Weise aus zwei (evtl. über Emitterwider-
stände) emittergekoppelten Transistoren aufgebauter drit-
ter Differenzverstärker III erhält an seinem durch die
Basisanschlüsse seiner beiden Transistoren gebildeten
15 Signaleingang ein Steuersignal U_{eI} . Die Kollektoren der
beiden Transistoren des dritten Differenzverstärkers III
bilden je einen Ausgang, wobei der eine zur Steuerung
des ersten Stromspiegelverstärkers S1 und der andere zur
Steuerung des zweiten Stromspiegelverstärkers S2 vorge-
20 sehen ist.

Ein dem dritten Differenzverstärker III im Aufbau ent-
sprechender vierter Differenzverstärker IV dient mit sei-
nem einen Ausgang zur Steuerung des dritten Stromspiegel-
25 verstärkers S3 und mit seinem anderen Ausgang zur Steu-
erung des vierten Stromspiegelverstärkers S4. Er wird
durch ein Eingangssignal U_{eII} beaufschlagt.

30 Bei einer Forderung nach gleicher Laufzeit in den beiden
Signalzweigen, wie sie z.B. bei einem FM-Demodulator er-
wünscht ist, müssen einerseits die beiden Differenzver-
stärker III und IV und andererseits die vorgesehenen
Stromspiegelverstärker S1 bis S4 einander gleich sein.

35 Aus Figur 3 ist das Blockschaltbild der erfindungsgemä-
Benschaltung zu ersehen, wenn diese als FM-Koinzidenz-
demodulator verwendet werden soll. Sie entspricht dem

- detaillierten Schaltbild gemäß Figur 6. Der durch das Signal U_{eI} gesteuerte Signaleingang des dritten Differenzverstärkers III erhält sein Signal unmittelbar, während zur Steuerung des vierten Differenzverstärkers IV dasselbe Signal unter Vermittlung je eines Koppelkondensators C an die beiden Eingangsanschlüsse dieses Differenzverstärkers IV gelegt ist. Dabei bildet sich bei Sollabstimmung an dem zwischen den Eingangsklemmen des vierten Differenzverstärkers IV geschalteten Diskriminator-
- 5 kreis D ein um 90° phasenverschobenes Signal U_{eII} . Der mit M bezeichnete Schaltungsteil entspricht der Kombination der vier Stromspiegelverstärker S1 - S4 mit den beiden ersten Differenzverstärkern I und II.
- 10 Im Falle der aus den Figuren 5 und 6 ersichtlichen Ausgestaltung der erfindungsgemäßen Anlage dient die in Flußrichtung gepolte Vergleichsdiode t2 der vier Stromspiegelverstärker S1 bis S4 jeweils als Lastelement für je einen Zweig der beiden aus je zwei pnp-Transistoren
- 20 gleicher Eigenschaften aufgebauten Differenzverstärker III und IV, das die Verbindung zum Bezugspotential U_B bildet. Die Verbindung zum anderen Versorgungspotential U_{B+} geschieht über je eine Stromquelle, die in die Differenzverstärker III und IV den Strom I_o bzw. den Strom
- 25 I_o^* einprägt.

Die Realisierung der vier Stromspiegelverstärker S1 bis S4 geschieht am zweckmäßigsten in der aus Figur 4 ersichtlichen Weise, indem in üblicher Weise die Diode t2 durch

30 einen Transistor vom Typ des Ausgangstransistors t1 des Stromspiegels (hier vom npn-Typ) realisiert wird. Durch Kurzschließen der Kollektor-Basisstrecke kommt bei dem Transistor t2 nur die Emitter-Basis-Diode zur Geltung. In gleicher Weise kann bei Verwendung eines Stromspie-

35 gels für aus den Figuren 5 und 6 ersichtlichen Stromquellen Q schaltungsmäßig vorgegangen werden, mit dem einzigen Unterschied, daß dann die beiden Transistoren pnp-

Transistoren sind, deren Emitter mit der das andere Versorgungspotential U_{B+} liefernden Versorgungsklemme verbunden sind. Wie aus Figur 4 ersichtlich, können die Emitter der Stromspiegeltransistoren t1 und t2 über Widerstände r an das zugeordnete Versorgungspotential angeschlossen sein.

Die Signaleingänge für U_{eI} und U_{eII} des dritten und des vierten Differenzverstärkers III und IV können (wie beim Differenzverstärker IV in Figur 5 und 6 ersichtlich) durch Widerstände R bzw. R^* an einem z.B. mittels eines Spannungsteilers aus der Versorgungsspannung abgeleiteten Hilfspotential U_1 liegen. An sich wäre auch eine ausschließliche Beaufschlagung der Signaleingänge durch eine Signalquelle mit einem Gleichspannungs- und einem Wechselspannungsteil möglich.

Die in Figur 6 dargestellte Schaltung gemäß der Erfindung unterscheidet sich von einer Schaltung gemäß Figur 5 lediglich dadurch, daß die Eingangsklemmen des dritten, d.h. des zur Steuerung der am ersten und am zweiten Differenzverstärker I und II liegenden Stromspiegeln dienenden Differenzverstärkers III (d.h. also die Basisanschlüsse seiner beiden Transistoren T und T^*) mit den entsprechenden Anschlüssen des vierten Differenzverstärkers IV über einen Phasenschieber verbunden sind. Dies geschieht durch Zusammenschalten der Basisanschlüsse der Transistoren T und T^* des dritten Differenzverstärkers mit den entsprechenden Basisanschlüssen im vierten Differenzverstärker über je einen Kondensator C und das Anschalten eines in der Ersatzschaltung verlustbehafteten Parallelschwingkreises zwischen die Basisanschlüsse eines Differenzverstärkers (hier des Differenzverstärkers IV).

Die in Figur 5 dargestellte Schaltung gemäß der Erfindung stellt ersichtlich einen multiplikativen Mischer

dar. Liegt zwischen den beiden Eingangsklemmen des dritten Differenzverstärkers III ein Signal $U_{eI} \sim \sin \omega_1 t$ und an den beiden Eingangsklemmen des vierten Differenzverstärkers IV ein Signal $U_{eII} \sim \sin \omega_2 t$, so erscheint zwischen den beiden Ausgangsklemmen A1 und A2 ein Signal $U_A \sim |n \omega_1 \pm m \omega_2| t$ mit $n = 1 (2) \infty$ und $m = 1 (2) \infty$. Das zwischen der Ausgangsklemme A2 und der Bezugspotentialklemme U_B liegende Ausgangssignal ist dann durch die gleiche Proportionalität wie U_A gegeben, während das Signal zwischen der Ausgangsklemme A1 und der Bezugspotentialklemme U_B um 180° phasenverschoben ist.

Ändert man die in Figur 5 dargestellte Schaltung in der aus Figur 2 bzw. Figur 6 ersichtlichen Weise ab, so bildet die dann erhaltene Schaltung einen Demodulator für winkelmulierte Signale. Dazu gelangt das direkte Signal am Eingang U_{eI} des Differenzverstärkers III, das durch den Ausdruck $u_e = f((\varphi_m \pm \Delta \varphi) \cdot t)$ gegeben ist, über den Differenzverstärker III auf die Stromspiegel S1 und S2 und steht als signalführender Strom für die Transistoren T1 bis T4 der beiden ersten Differenzverstärker I und II zur Verfügung. Das dank der Anwesenheit des Diskriminators (bestehend aus C und D) um 90° phasenverschobene Signal $u_p = f(\varphi_m \pm \Delta \varphi) \cdot t + \frac{\pi}{2} + \varphi$ wird über den vierten Differenzverstärker IV und den beiden Stromspiegelverstärkern S3 und S4 in derselben Weise aufbereitet und steht dann als Differenzspannung an den Lastwiderständen L^* als zweite Steuergröße für die Mischstufe (bestehend aus den Differenzverstärkern I und II) zur Verfügung. Die Ströme in den Kollektoren der Transistoren T1 und T4 des ersten und des zweiten Differenzverstärkers I bzw. II liefern das an den Ausgangsklemmen A1 und A2 erscheinende Signal $f(u_e, u_p)$.

Die in Figur 6 dargestellte Schaltung ist besonders vorteilhaft, weil es sich gezeigt hat, daß noch bei sehr kleinen Versorgungsspannungen U_B , z.B. von 1 Volt, noch eine

4 Figuren

9 Patentansprüche

Patentansprüche

1.) Integrierbare signalverarbeitende Halbleiterschaltung, bei der vier einander gleiche Transistoren paarweise über ihre Stromeingangselektroden (z.B. Emitterelektroden) unter Entstehung eines ersten und eines zweiten Differenzverstärkers zusammengefaßt sind, bei der dabei vom ersten Differenzverstärker und vom zweiten Differenzverstärker je ein Transistor über die Steuerelektrode miteinander verbunden und durch ein erstes Signal beaufschlagt sind, während die ebenfalls miteinander verbundenen Steuerelektroden der beiden anderen Transistoren ihrerseits durch ein z.B. zum ersten Signal gegenphasiges Signal gesteuert sind, bei der außerdem die vier Transistoren der beiden Differenzverstärker über ihre Stromausgangselektroden (z.B. Kollektoren) derart zusammengefaßt und an je eine der beiden Signalausgangsklemmen gelegt sind, daß die zwei jeweils an der gleichen Ausgangsklemme liegenden Transistoren lediglich über ihre Stromausgangselektroden in unmittelbarer Verbindung miteinander stehen, und bei der schließlich die Stromeingangselektroden der Transistoren des ersten Differenzverstärkers über die stromführende Strecke eines fünften Transistors und die Stromeingangselektroden der Transistoren des zweiten Differenzverstärkers über die stromführende Strecke eines sechsten Transistors an das Bezugspotential der Schaltung, und die Stromausgangselektroden der an den beiden Ausgangsklemmen liegenden Transistoren der beiden Differenzverstärker an das andere Versorgungspotential gelegt, die beiden Ausgangsklemmen auf das Bezugspotential der Schaltung und die Steuerelektroden des fünften und sechsten Transistors mit einem zweiten Differenzsignal beaufschlagt sind, dadurch gekennzeichnet, daß die beiden außerhalb des ersten und des zweiten Differenzverstärkers (I, II) liegenden Transistoren (T5, T6) (d.h. der fünfte und der sechste Transistor) durch den Ausgang (t1) je eines Stromspiegel-

verstärkers (S1, S2) gegeben und außerdem noch zwei weitere Stromspiegelverstärker (S3, S4) und zwei weitere Differenzverstärker (III, IV) vorgesehen sind, daß dabei je einer der beiden Ausgänge des dritten Differenzverstärkers (III) zur Steuerung je eines der beiden mit den Stromeingangs-
5 gangselektrodenpaaren der Transistoren (T1 - T4) des ersten und des zweiten Differenzverstärkers (I, II) verbundenen Stromspiegelverstärker (S1, S2) dient, während die restlichen beiden Stromspiegelverstärker durch je einen
10 der beiden Ausgänge des vierten Differenzverstärkers (IV) gesteuert sind und ihrerseits mit ihrem Ausgang an die Steuerelektrode je eines der beiden Transistoren (T1, T2) des ersten Differenzverstärkers (I) gelegt und die Steuerelektroden der beiden Transistoren (T1, T2) des ersten
15 Differenzverstärkers (I) über je ein Lastelement (L) an das - nicht als Bezugspotential verwendete - andere Versorgungspotential (U_{B+}) der Schaltung gelegt sind.

2.) Halbleiterschaltung nach Anspruch 1, dadurch gekennzeichnet, daß die Transistoren im ersten Differenzverstärker (I) sowie im zweiten Differenzverstärker (II) und in den vier Stromspiegelverstärkern (S1 - S4) sämtlich vom selben Leitungstyp ihrer Basiszone bzw. Kanalzone sind, während die den dritten und den vierten Differenzverstärker (III, IV) bildenden Transistoren zu den übrigen der genannten Transistoren komplementär ausgebildet sind.

3.) Halbleiterschaltung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die in den Differenzverstärkern (I - IV) und in den Stromspiegelverstärkern (S1 - S4) vorgesehenen Transistoren sämtlich als Bipolartransistoren ausgebildet sind.

35 4.) Halbleiterschaltung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß die verwendeten Stromspiegelverstärker derart ausgebildet sind, daß die Stromeingangs-



elektrode des Ausgangstransistors (t_1) direkt oder über einen Widerstand (r) am Bezugspotential liegt und seine Steuerelektrode mit der den Eingang des Stromspiegels bildenden Anode einer -insbesondere durch einen dem Ausgangstransistor (t_1) gleichen Transistor (t_2) mit kurzgeschlossener Basis-Kollektorstrecke gegebenen - Diode (t_2) verbunden ist, während die Kathode dieser Diode direkt oder über einen Widerstand (r) am Bezugspotential (U_{B-}) liegt.

10

5.) Halbleiterschaltung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß bei gleicher Dimensionierung der beiden zur Aufnahme der Eingangssignale dienenden Differenzverstärker (III, IV) sowie der Stromspiegelschaltungen (S1 - S4) die Laufzeiten der Eingangssignale (U_{eI} , U_{eII}) bis zum Eingang der Kombination aus dem ersten und dem zweiten Differenzverstärker (I, II) identisch sind.

15

20

6.) Halbleiterschaltung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß die den ersten und den zweiten Differenzverstärker (I, II) bildenden Transistoren (T_1 - T_4) vom npn-Typ sind.

25

7.) Halbleiterschaltung nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß die beiden Ausgangsklemmen (A_1 , A_2) auf das Bezugspotential (U_{B-}) der Schaltung bezogen sind.

30

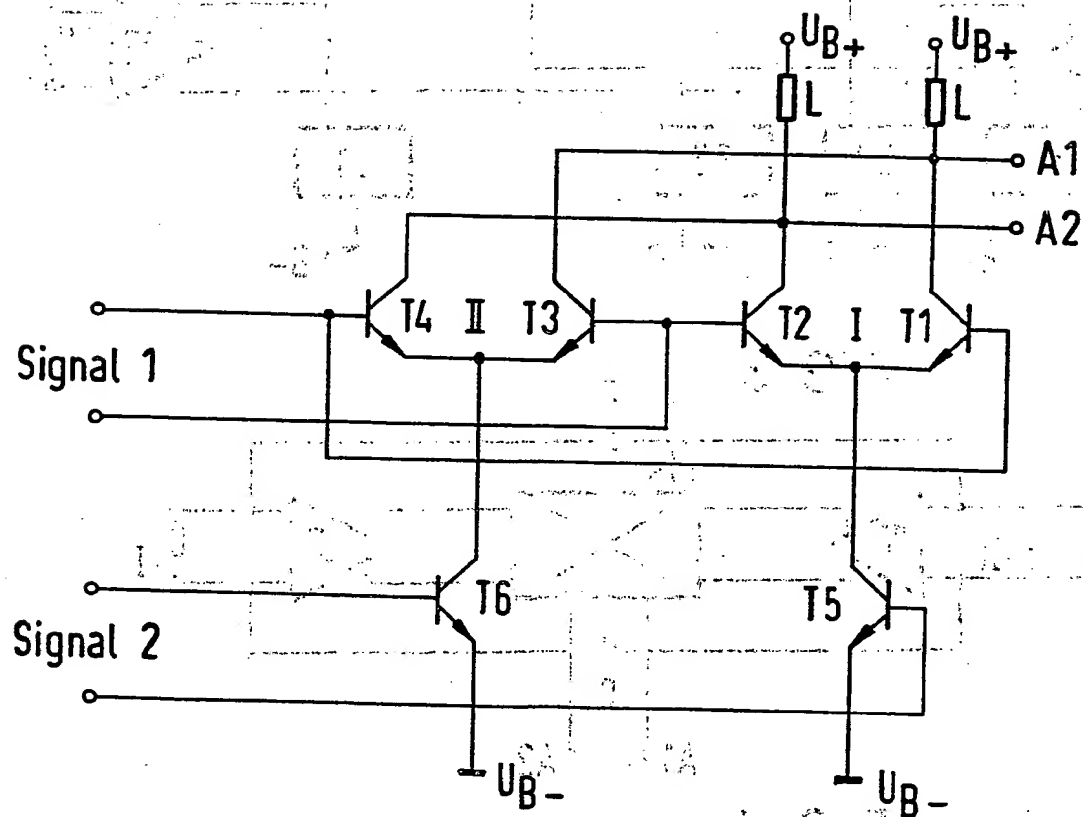
8.) Halbleiterschaltung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß die miteinander verbundenen Stromeingangselektroden des dritten und des vierten Differenzverstärkers (III, IV) über je eine Stromquelle (Q) an das als Bezugspotential für den betreffenden Differenzverstärker (III, IV) vorgesehene Versorgungspotential (U_{B+}) gelegt sind.

35

- 9.) Halbleiterschaltung nach einem der Ansprüche 1 bis 8,
dadurch gekennzeichnet, daß die Steuerelektroden der die
beiden ersten Differenzverstärker (I, II) bildenden Tran-
sistoren über je ein Lastelement (L^*) an ein von den bei-
5 den Versorgungspotentialen abweichendes Hilfspotential
gelegt sind.
- 10.) ~~Halbleiterschaltung nach einem der Ansprüche 1 bis
9, dadurch gekennzeichnet, daß bei Vertauschung der Pola-
rität der Versorgungsspannung (U_B) die npn-Transistoren
durch pnp-Transistoren und die pnp-Transistoren durch npn-
Transistoren ersetzt sind.~~
- 11.) ~~Halbleiterschaltung nach einem der Ansprüche 1 bis 10,
15 dadurch gekennzeichnet, daß als Transistoren selbstsperrende
MOS-Feldeffekttransistoren verwendet sind.~~

1/4

FIG 1



2/4

FIG 2

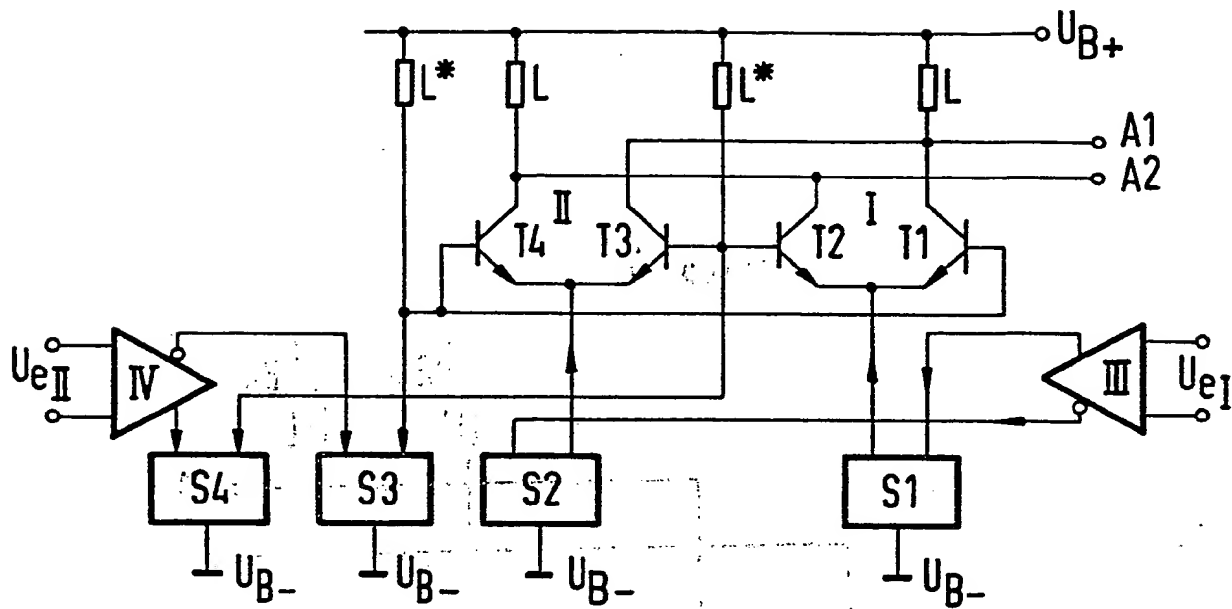


FIG 3

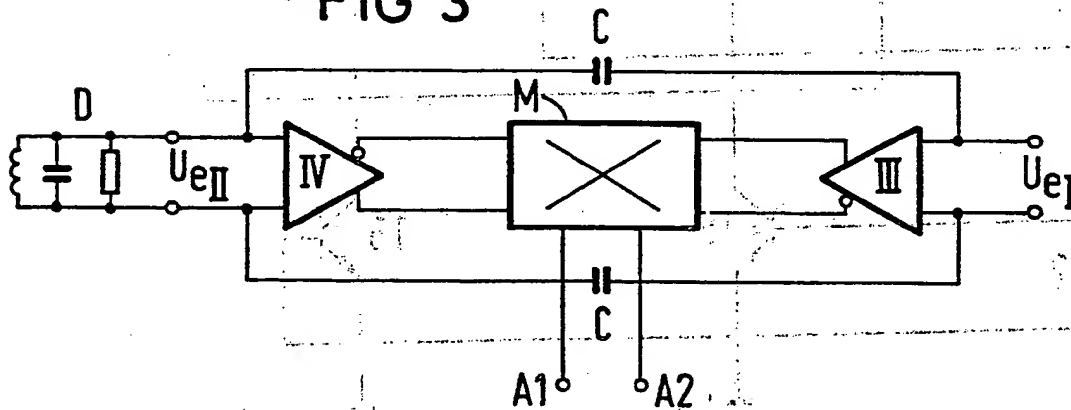
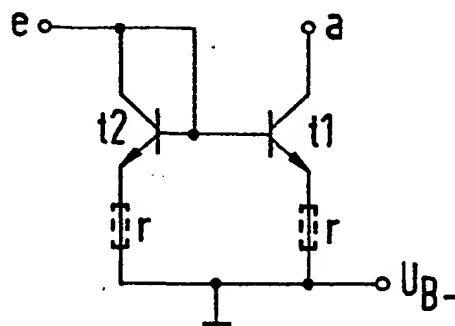
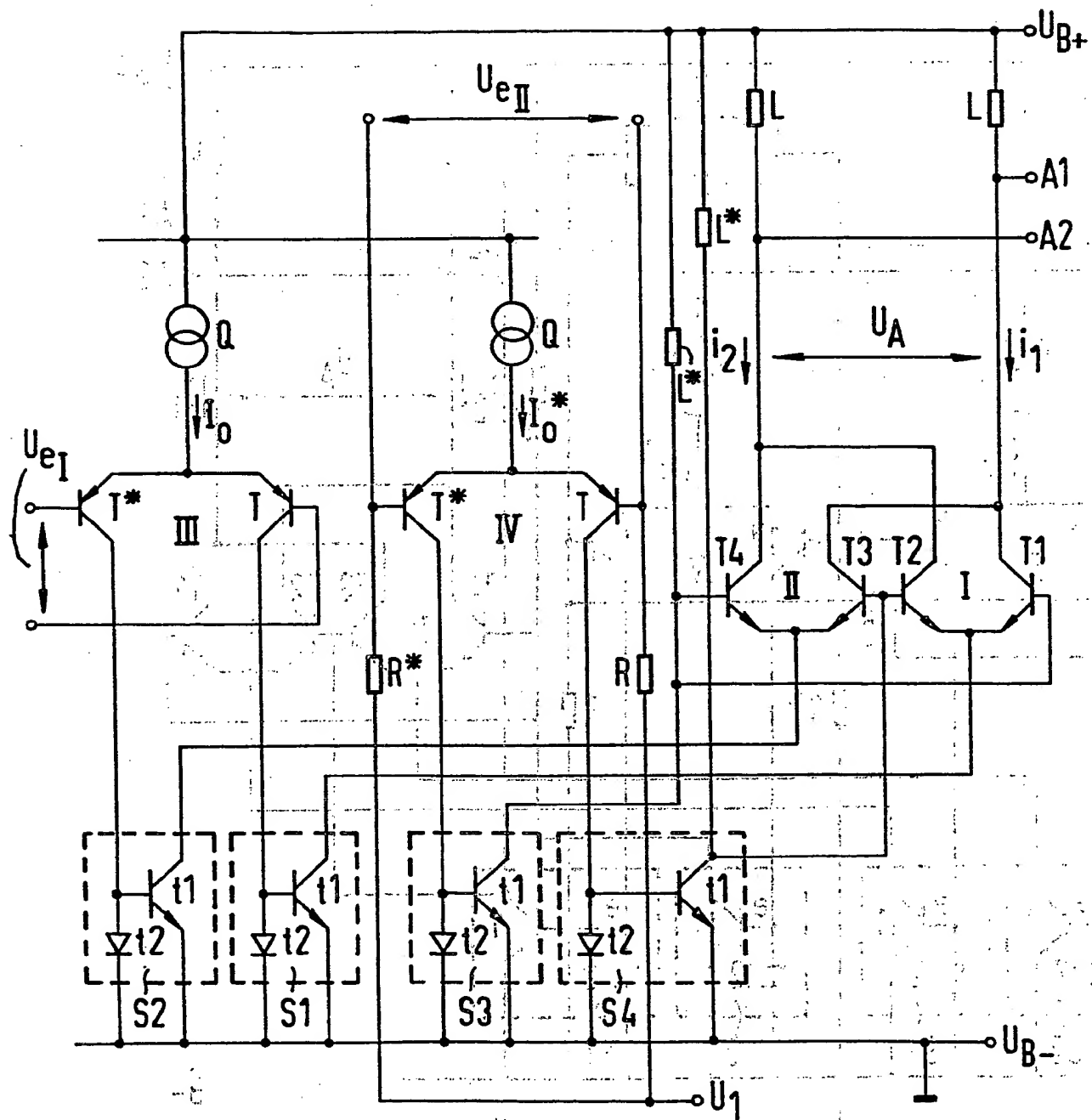


FIG 4



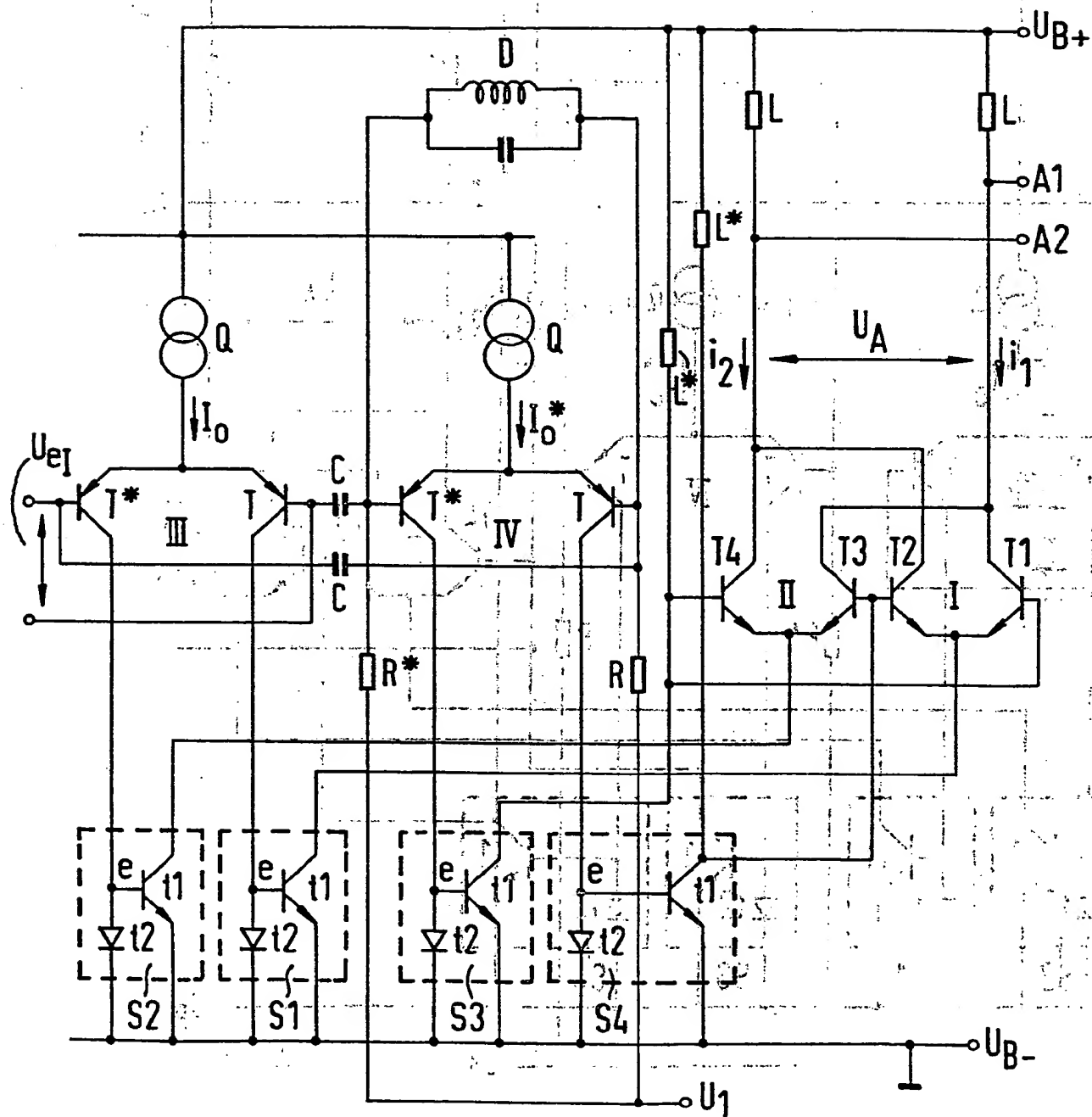
3/4

FIG 5



4/4

FIG 6



THIS PAGE BLANK (USPTO)